

(19) 日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-229248

(43) 公開日 平成10年(1998) 8月25日

(51) Int.Cl.⁶

H01S 3/18

識別記号

F I

H01S 3/18

審査請求 有 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願平10-24169

(22) 出願日 平成10年(1998) 2月5日

(31) 優先権主張番号 037175

(32) 優先日 1997年2月7日

(33) 優先権主張国 米国 (US)

(31) 優先権主張番号 940867

(32) 優先日 1997年9月30日

(33) 優先権主張国 米国 (US)

(71) 出願人 590000798

ゼロックス コーポレーション

XEROX CORPORATION

アメリカ合衆国 ニューヨーク州 14644

ロチェスター ゼロックス スクエア

(番地なし)

(72) 発明者 ロバート エル. ソーントン

アメリカ合衆国 94022 カリフォルニア

州 ロス アルトス イースト ボルトラ

アベニュー 19

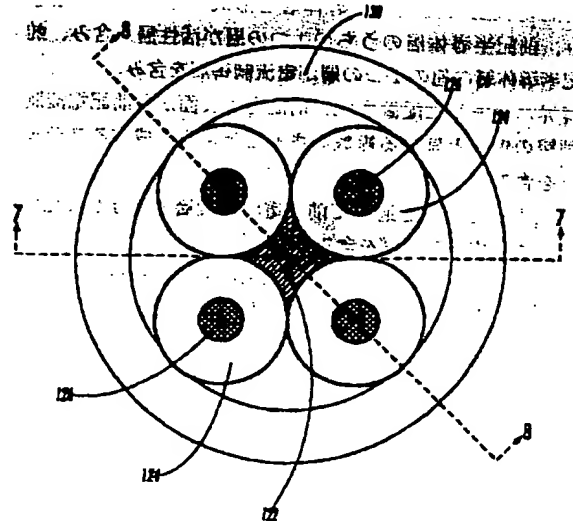
(74) 代理人 弁理士 中島 淳 (外1名)

(54) 【発明の名称】 表面発光レーザ及びその製造方法

(57) 【要約】

【課題】 半導体構造のレーザ開口を固定するために使用することができ、その酸化領域の面定及び制御が優れて行われた非常にコンパクトな VCSEL 構造を提供する。

【解決手段】 レーザ構造の中に所定のパターンに配置された複数のキャビティ 126 を使用して酸化領域 124 を形成する。レーザ開口 122 は、これらのキャビティ 126 を中心とするこれらの酸化領域 124 によって囲まれた、酸化されていない領域である。酸化プロセスの間、半導体構造の中に埋め込まれたアルミニウム含量の高い AlGaAs 層は、これらのキャビティ 126 の各々から外側に向けて放射方向へと、2つの隣接するキャビティ 126 の間の酸化領域 124 がオーバーラップするまで酸化される。



【特許請求の範囲】

【請求項1】 発光表面を有する表面発光レーザであって、前記レーザが、

基板を含み、

前記基板上に形成された複数の半導体層を含み、

前記半導体層のうちの1つが中に活性領域を有する活性層を含み、

前記活性層の一方の側に位置された第一リフレクタと、

前記活性層の反対側に位置された第二リフレクタとを含み、前記リフレクタの内の少なくとも1つを通して光エネルギーを一部透過させ、

前記半導体層のうちの1つが電流制御層であり、

前記電流制御層の中まで延びている複数のキャビティを含み、

前記電流制御層の中に前記活性層を通る電流を制御するアパーチャを有し、前記アパーチャ領域は前記電流制御層の中の非導電性領域によって囲まれた前記電流制御層の中の導電性領域によって画定されており、前記非導電性領域の各々は1つのキャビティを囲み、及び、

前記レーザの両側にそれぞれ第一及び第二の電極を含み、これらの電極が前記活性領域のバイアスを可能にする、

表面発光レーザ。

【請求項2】 前記電流制御層が酸化層であり、前記導電性領域が前記酸化層の酸化されていない部分であり、前記非導電性領域が前記酸化層の酸化された部分である、請求項1に記載の表面発光レーザ。

【請求項3】 発光表面を有する表面発光レーザの製造方法であって、

基板を形成するステップを含み、

前記基板上に複数の半導体層を形成するステップを含み、前記半導体層のうちの1つの層が活性層を含み、前記半導体層の他の1つの層が電流制御層を含み、

境界パターンに配置され、前記発光表面から前記電流制御層の中へと延びる複数のキャビティを形成するステップを含み、

前記キャビティを通して前記電流制御層の部分を酸化環境にさらすステップを含み、

前記キャビティの周りの前記電流制御層の領域を酸化して、前記領域を広げて互いの領域を近づけ、これらの領域の間に中央非導電性領域を形成するステップを含み、及び、

前記レーザ装置の両側にそれぞれ第一及び第二の電極を形成するステップを含み、これらの電極により前記活性領域のバイアスを可能にする、

表面発光レーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は一般に半導体レーザに関する。より詳細には、本発明により、非常にコンパ

クト且つ良好に画定された縦型キャビティ表面発光レーザを形成することができる。

【0002】

【従来の技術】 固体半導体レーザは、光電子通信システムや高速印刷システム等の用途において重要な装置である。現在はエッジ発光 (edge emitting) レーザがこれらの用途において大多数使用されているが、近年、縦型キャビティ表面発光レーザ (vertical cavity surface emitting laser, "VCSEL") に対する関心が高まってきた。VCSELに関心が高まった理由は、エッジ発光レーザはビームの開きが大きいので発射されたビームを集束させるのが難しいことである。更に、エッジ発光レーザはウェハが別々の装置 (そのエッジは各装置のミラーファセットを形成する) にへき開されるまでテストすることができない。一方、VCSELのビームはビームの開きが小さいだけでなく、VCSELはウェハの表面に垂直な光を発光する。更に、VCSELには設計上ミラーが一体化して組み込まれており、これらのミラーによってウェハのテスト及び1次元又は2次元レーザアレイの製造が可能となる。

【0003】 VCSELを製造する既知の技術は側面酸化プロセスによるものであり、図1及び図2に図示されている。この方法では、複数の層を含むレーザ構造体が基板10の上に形成される。これらの層は、活性層12及びアルミニウム含量の高いAlGaAs層14を含む。AlGaAs層14は、レーザ構造の活性層の上又は下のどちらかに配置される。次に、この層状構造はマスキングされ、選択的にエッチングされてメサ構造22 (図2に図示) が形成される。エッチングした結果、活性層12に隣接するアルミニウム含量の高いAlGaAs層14はメサ構造22のエッジにさらされる。レイジ

30

ング放射領域即ち「アパーチャ」を形成するために、このAlGaAs層は、矢印Aで表されたようにメサ構造の中心に向かってエッジから横方向に酸化される。この構造体の中の他の層は、アルミニウム含量がAlGaAs層より低いので、本質的には酸化されないまま残る。従って、これらの酸化率もまた実質的に低い。従って、アルミニウム含量の高いAlGaAs層のみが酸化される。高アルミニウム含有層の酸化された部分は、酸化処理の結果電氣的に非導電性となる。AlGaAs層の中の残った酸化されていない領域 (導電性) はいわゆる「アパーチャ (開口)」を形成し、このアパーチャはレーザ構造の中の電流パスを定める領域であって、これにより、レーザ発光領域が決まる。このような技術により形成されたVCSELは、「電力交換効率が50%である選択的に酸化された縦型キャビティ表面発光レーザ (Selectively Oxidized Vertical Cavity Surface Emitting Lasers With 50% Power Conversion Efficiency)」 "Electronics Letters, Vol.31, pp.208-209 (1995)に記載されている。

50

【0004】現在の側面酸化方法は、メサ構造が大きいことや、酸化領域が大きいこと、及びアパーチャサイズの制御に乏しいこと等の幾つかの欠点を有する。この方法の主な欠点は、酸化量の制御が難しいことである。一般に、好ましい装置アパーチャは1~10ミクロン(μm)のオーダーであり、これはもっと大きなメサの側面から酸化して装置を製造するためには一般に数十ミクロン(一般には50~100ミクロンの大きさでなければならない)の側面酸化が必要であることを意味する。この結果、アパーチャのサイズが側面酸化領域の範囲に比べて小さくなるので、ウェハによって及び1つの特定のウェハの中でも酸化率が一定でない結果、形成された装置は一般にはアパーチャサイズに大きなばらつきを有する。AlGaAsの酸化率は、そのアルミニウム成分に大きく依存する。あらゆる成分の非均一性は酸化率の変化によって反映され、これにより酸化量に不確実性が生じる。このプロセスはまた、温度に比較的敏感でもある。酸化率がまちまちであるため、レーザ構造体を酸化する程度を確実にすることが難しく、これにより装置のパフォーマンスの再現性が低減する。つまり、このようなプロセスは、様々な製造問題及び生産問題を生じる。

【0005】伝統的な側面酸化方法により形成されたVCSELの他の欠点は、高密度レーザアレイを形成する際に生じる問題である。アルミニウム含量の高い埋込層を酸化するために、メサを残してエッチングプロセスが行われる。このメサのエッチングのあと、側面酸化を行って酸化された領域によって特定サイズのレーザアパーチャを固定する。部分的にメサ構造を使用して1つのアレイの中の2つのレーザ間の最小スペースを制限する。このメサのステップの高さは、薄い上部DBRミラーを通してエッチングする必要があるため、一般的には数ミクロンである。更に、メサの頂面もまた、レーザアパーチャを塞がずにこのメサ上に金属接合部を形成できるように、比較的大きくする必要がある。典型的には、電気接点の最小サイズは約 $50 \times 50 \mu\text{m}^2$ である。従って、メサのステップの高さ及びその表面上への電気接点の配置により、非常にコンパクトな又は高密度のレーザアレイを形成することが難しくなっている。

【0006】典型的なメサ構造に関する問題の幾つかに対する解決策は、浅いメサを使用することである。浅いメサを使用するために、エピタキシャル処理によって上部ミラーは形成されない。その代わりに、上部ミラーは付着された複数層の誘電体物質によって形成され、これにより光を反射する。電気接点は活性領域の上部の上に直接作成される。この方法によって形成された装置は、約12ミクロンの幅を有するメサ上に製造された。しかし、誘電体物質を付着させ、リフトオフ(lift-off)プロセスを用いて接点を固定するという更なる複雑性によって、装置の低閾値電流及び高い効率性を最適化することが難しくなっている。

【0007】最後に、伝統的な側面酸化方法によって形成されたVCSELはしばしば機械的完全性又は構造的な一体性が乏しいことがある。酸化されていないGaAs又はAlGaAsへの酸化層の接着が一般に弱いため、バックング(実装)プロセス中に加えられた上方向への圧力によりメサ全体の積層を崩す場合がある。

【0008】

【発明が解決しようとする課題】本発明は、レーザ構造のレイジングアパーチャを固定するために使用することができる、その酸化領域が適切に固定及び制御された非常にコンパクトなVCSEL構造を提供する。これらの酸化領域は、レーザ構造の中に所定のパターンに配置された複数のキャビティを使用して形成される。レイジングアパーチャは、これらのキャビティを中心とするこれらの酸化領域によって囲まれた、酸化されていない領域である。酸化プロセスの間、半導体構造の中に埋め込まれたアルミニウム含量の高いAlGaAs層は、これらのキャビティの各々から外側に向けて放射方向へと、2つの隣接するキャビティの間の酸化領域がオーバーラップするまで酸化される。酸化領域及びアパーチャ部を形成するためのアルミニウム含量の高いAlGaAs層は、しばしば“酸化層”と呼ばれる。

【0009】本発明の利点は、レイジングアパーチャを固定する酸化領域の大きさが、レイジングアパーチャ自体の大きさと同じくらいであることである。一般に、AlGaAsの酸化率は物質成分及び処理パラメータに依存し、これらは非常に不均一である。これらの不均一性は、(酸化領域のサイズ):(最終レーザアパーチャのサイズ)の比率が小さくなるにつれ、インパクトが小さくなる。換言すると、レイジングアパーチャを形成するのに必要な酸化量を大幅に削減すると、アパーチャサイズは物質及びプロセスの変化にあまり影響を受けなくなる。これにより、アパーチャの適切な固定及び制御が可能となる。

【0010】(本発明の利点を説明するための手段)本発明の第一の態様は、

【課題を解決するための手段】本発明の第一の態様は、発光表面を有する表面発光レーザであって、前記レーザが、基板を含み、前記基板上に形成された複数の半導体層を含み、前記半導体層のうちの1つが中に活性領域を有する活性層を含み、前記活性層の一方の側に位置された第一リフレクタと、前記活性層の反対側に位置された第二リフレクタとを含み、前記リフレクタの内の少なくとも1つを通して光エネルギーを一部透過させ、前記半導体層のうちの1つが電流制御層であり、前記電流制御層の中まで延びている複数のキャビティを含み、前記電流制御層の中に前記活性層を通る電流を制御するアパーチャを有し、前記アパーチャ領域は前記電流制御層の中の非導電性領域によって囲まれた前記電流制御層の中の導電性領域によって固定されており、前記非導電性領域の各々は1つのキャビティを囲み、及び、前記レーザの

両側にそれぞれ第一及び第二の電極を含み、これらの電極が前記活性領域のバイアスを可能にする。

【0011】本発明の第二の態様は、前記電流制御層が酸化層であり、前記導電性領域が前記酸化層の酸化されていない部分であり、前記非導電性領域が前記酸化層の酸化された部分である、第一の態様に記載した表面発光レーザである。

【0012】本発明の第三の態様は、発光表面を有する表面発光レーザの製造方法であって、基板を形成するステップを含み、前記基板上に複数の半導体層を形成するステップを含み、前記半導体層のうちの1つの層が活性層を含み、前記半導体層の他の1つの層が電流制御層を含み、境界パターンに配置され、前記発光表面から前記電流制御層の中へと延びる複数のキャビティを形成するステップを含み、前記キャビティを通して前記電流制御層の部分を酸化環境にさらすステップを含み、前記キャビティの周りの前記電流制御層の領域を酸化して、前記領域を広げて互いの領域を近づけ、これらの領域の間に中央非導電性領域を形成するステップを含み、及び、前記レーザ装置の両側にそれぞれ第一及び第二の電極を形成するステップを含み、これらの電極により前記活性領域のバイアスを可能にする。

【0013】

【発明の実施の形態】図3は、本発明の好適な実施の形態を形成するのに使用される半導体構造を表す。図示された構造は幾つもの半導体層を含み、これらは縦型キャビティ表面発光レーザを形成するために使用される。見て分かる通り、これらの層は略図として表されているだけであり、それぞれの相対的な厚みは一切関係ない。図3に表されたように、約200ナノメートルのn型-GaAsバッファ層102が有機金属化学蒸着(MOCVD)として知られるエピタキシャル蒸着処理を用いてn型-GaAs基板100上で成長させられる。n型-GaAs基板及びGaAsバッファのドーピングレベルはこれらの層に於ける抵抗が適度に低くなるように、一般的には $3 \times 10^{18} \text{ cm}^{-3} \sim 7 \times 10^{18} \text{ cm}^{-3}$ ぐらいである。これらの半導体層はまた、枝相エピタキシャル成長("LPE")、分子線結晶成長("MBE")、又は他の既知の結晶成長プロセスによって基板上に付着されることもできる。

【0014】GaAsバッファ層102の上には下部分散ブラッグリフレクタ(DBR、Distributed Bragg reflector)104を形成する超格子構造があり、VCS EL構造において必要な内部反射を提供する。下部DBR104は典型的にはアルミニウムの含有率の高いAlGaAs層及びアルミニウムの含有率の低い他のAlGaAs層からなる複数の対により形成される。層の対の数を増やした後、アルミニウム含量の高い最終AlGaAs層が付着され、その後、光学キャビティの第一クラッディング層106を成長させる。820ナノメートルの

レーザ発光のためには、各層の対の典型的な厚みは約120ナノメートルである。各層の対の全体的な厚みは、レーザ動作の意図された波長における光波長の半分に等しくなるように設計される。最後の高アルミニウム含有層の厚みは、レーザ動作の意図された波長における光波長の四分の一に等しくなるように設計される。アルミニウム含量の高いこのAlGaAs層は、アルミニウムを約86%含む。アルミニウム含量の高いAlGaAs層のアルミニウム含量は、低屈折率を提供するに十分高いが、簡単に酸化する程は高くない。アルミニウム含量の低いAlGaAs層は約16%のアルミニウム含量を有する。アルミニウム含量の低いAlGaAs層の成分は、一般的には、そのレイジング波長で非吸収性であるぐらい十分な量のアルミニウムを含む。

【0015】この実施の形態では、半導体サンプルの頂面を介して光が外部結合するので、内部反射を高くするためには、下部DBR104の反射率はできるだけ100%に近くするべきである。一般に内部反射率が高いとレーザの閾値電流が低減する。下部DBR104の反射率が一般には超格子の2つのAlGaAs層の屈折率の差とその構造における層の対の数との関数であることは良く知られている。この屈折率の差が大きければ、所与の反射率を得るのに必要な対の数は少なくて済む。下部DBR構造104を形成するには一般的には30~40対のAlGaAs層が使用される。

【0016】下部DBR構造104をエピタキシャル処理により付着した後、AlGaAsクラッディング層106を付着する。この下部AlGaAsクラッディング層106のアルミニウム含量は約58%であり、ドーピングレベル $1 \times 10^{18} \text{ cm}^{-3} \sim 5 \times 10^{18} \text{ cm}^{-3}$ のn型である。この層の厚みは約100ナノメートルである。このAlGaAsクラッディング層106の上にはレーザ構造の活性層108があり、5~10ナノメートルの厚みを有する4つの量子井戸を含み、これらの量子井戸は2~8ナノメートルの厚みを有する3つのバリアによって仕切られている。レーザ構造の所望の出力波長に依って、純粋なGaAs又はアルミニウム含量の低いAlGaAsを使用して量子井戸構造が形成される。この実施の形態では、これらの量子井戸は典型的には約7%のアルミニウム含量を有するドーピングされていないAlGaAsによって形成される。本発明において、活性層108を形成するのに単一の量子井戸又は他の複数量子井戸("MQW")構造の使用を妨げない。

【0017】活性層108の上は上部AlGaAsクラッディング層110であり、このクラッディング層110はそのドーパ剤の極性を除けば下部AlGaAsクラッディング層106と構造的に似ている。この上部クラッディング層110は約58%のアルミニウム含量を有するが、 $1 \times 10^{18} \text{ cm}^{-3} \sim 4 \times 10^{18} \text{ cm}^{-3}$ のドーピングレベルを有するp型である。下部AlGaAsクラ

ッディング層106と同様に、一番上のクラッディング層110の厚みも約100ナノメートルである。これらの2つのAlGaAsクラッディング層106及び110は、活性層108とともに光学キャビティをおおむね形成し、このキャビティの中において所望の光学ゲインが得られる。層106、108及び110のトータルの厚みは、レーザ動作の意図する波長の整数倍に等しく調節される。

【0018】上部AlGaAsクラッディング層110の上は酸化層112であり、レーザアパーチャを形成するのに使用される。このレーザアパーチャは電流の流れを制御し、これにより活性層108の中のレイジング位置を制御する。この実施の形態では、この酸化層112は上部AlGaAsクラッディング層110の上にある。本発明において、この酸化層112を他の位置（活性層108のもっと上か又は下）に置き換えることを妨げない。典型的には、この酸化層112は約95%のアルミニウム含量及び約70ナノメートルの厚みを有する。典型的には、この酸化層112は上部DBRミラーの第一層を構成し、p型ドーパ剤を含む。

【0019】酸化層112が形成された後、p型ドーパ剤を含む残りの上部DBRミラー114を付着する。上部DBRミラー115はそのドーパ剤の極性を除けば下部DBRミラー104と構造的に似ている。更に、活性領域の各側に最も近いミラー層は一般にアルミニウム含量が高い。この実施の形態において、この高アルミニウム含有層もまた酸化層112である。この実施の形態では、上部DBR114の反射率は、半導体サンプルの表面を介して光が外部結合するので、典型的には9.8%〜9.9%である。図3の上部DBRミラー114を形成するには一般に2.0〜2.5対の交互AlGaAs層が使用される。図4は本発明のもとも図3に表された半導体構造に適用され得るマスクの一部の平面図である。まず、従来と同様に窒化シリコンの均一層を半導体サンプル全体に付着させる。次に、フォトレジスト層118をこの窒化シリコン層上に付着させ、フォトリソグラフィによって4つの丸い領域120からフォトレジスト材料を取り除き、図4のようなマスクを形成させる。これらの丸い領域120は予め決められた境界パターンを形成し、これは後にレーザ構造の最終的なアパーチャを固定するのに使用される。

【0021】図5に表されたように、このサンプルにエッチング処理を施し、この間にエッチング処理にさらされた4つの露出された丸い領域120を通して半導体構造の中に円筒形キャビティ126が形成される。エッチングは反応性イオンエッチング等の処理によって行われ、縦型側壁を有する深い窪みが形成される。各円筒形キャビティの深さは少なくとも酸化層112にまで達する（図5に図示）。円筒形キャビティが形成されて表面

上のフォトレジストが全て取り除かれた後、この半導体サンプルに酸化処理を行う。このサンプルは典型的には350°Cを超える高温で窒素環境の中、水蒸気を用いて酸化される。この酸化処理の間、酸化層112は各円筒形キャビティを介して周囲にさらされる（矢印Bで図示）。こうして、アルミニウム含量の高いAlGaAsからなる酸化層112は、一般には各キャビティを取り巻く酸化領域124が互いに近づいてオーバーラップするまで（図6に図示）、各キャビティ126から外側に向かって放射方向に酸化される。しかし、電界及び光学フィールド（optical field）が適度に制限される範囲であれば、酸化領域間の非酸化ギャップは小さくても良い。各キャビティの断面は円筒形であるものとして記載してきたが、いかなる適切な断面を使用してもよい。

【0022】酸化プロセスの間、構造中の他の層はアルミニウム含量が低いため、殆ど酸化されないまま残る。一定温度では、AlGaAsの酸化率はアルミニウム含量が増えるとともに、おおむね指数関数的に高くなる。酸化処理の時間は酸化層112のアルミニウム含量及び酸化温度によって決まる。好ましい制御可能な酸化時間は数十分である。従って、酸化されている層は95%に近いアルミニウム含量を有するAlGaAsである。AlGaAs層の酸化されないまま残る部分は、活性層108を通る電流パスを制御する。

【0023】図6は、図3に表された酸化層112の拡大略平面図であり、この層の上の全ての層を取り除いたところを想定している。影付きの部分122は酸化層112の中のレーザアパーチャを表し、このアパーチャは活性層108によるレーザ発光の領域を定める。このアパーチャは本発明の酸化プロセスにより形成される。酸化プロセスの間、酸化前線（oxidation front）は各々のキャビティ126からなるバグジーから酸化層を通過して進み、影付きの部分122は酸化領域124の境界線の交点により形成される。円筒形キャビティ126から発した酸化前線もまたほぼ円筒形であり、オーバーラップした酸化領域124になる。オーバーラップ領域124の中央は酸化されないまま残る。この酸化されない領域は影付きの領域122を形成し、これがレーザ構造のアパーチャである。酸化プロセスの後、イオン注入プロセス（以下に記載する）を使用して絶縁領域130を形成し、レーザ構造をその周りのものから隔離する。

【0024】酸化プロセスの後、領域124は酸化され、酸化されない部分122は活性層108を通る電流パスを制御するアパーチャを形成する。アパーチャ122の下にある活性層108の当該部分を通る電流の流れは、p型及びn型キャリアの注入濃度（injected density）になり、光が増幅される。電流の流れが十分に高い場合、この光の増幅は、DBRミラー104及び114からのフィードバックと相まって、酸化層112の中のアパーチャ122によって画定される領域内において活

性層からレーザ発振及び発光が生じる。

【0025】イオン注入絶縁（隔絶）プロセスを用いて形成される絶縁領域130（図6、図7及び図8に図示）は抵抗が高い。このようなプロセスに使用される典型的な注入エネルギーは50KeV、100KeV及び200KeVである。線量は一般には各エネルギーレベルで $3 \times 10^{15} \text{ cm}^{-2}$ である。絶縁領域402を形成するのに使用されるイオンは水素である。

【0026】絶縁プロセスの後、半導体構造の頂面及び底面にそれぞれレーザをバイアスするための金属接点132及び144が形成される（図7、図8及び図9に図示）。これらの接点を形成するのに使用される典型的な金属は、チタニウム/金の2層フィルムである。

【0027】図9は、一般的な金属被覆法プロセスにより頂面接点132を形成した後、本発明に従って形成されたVCSEL構造の平面図を表す。この図のライン7-7及び8-8で切り取った断面図は図7及び図8に表されている。頂部接点132はほぼ鍵穴型であり、環状部分134及び延長部分136を含む。環状部分はキャビティ126の内側（inboard）にあり、レーザアパーチャ122の上にかぶさっている。これは透明ではないので（非透過性なので）、中央アパーチャを介してレーザからの光が結合され得るように、これは環状に作られる。環状部分134の幅“W”は通常、使用される処理技術のもとで達成可能な最小ライン幅によって制限され、これにより、隣接するVCSEL構造同士のピッチの下限を設定する。従って、2つの隣接するVCSELアパーチャ122の中心の間の典型的なピッチは、“4W”である。しかし、透明なコンダクタを使用する場合、頂面接点がレーザアパーチャ122の上に被さっても良いので、隣接するVCSEL構造間のピッチは更に縮小することができる。従って、このピッチは図10に表されたように $2W$ のオーダーまで縮小してもよい。典型的なコンダクタは酸化インジウム錫であり、これはスパッタリングプロセスにより付着させてもよい。頂面接点の他の実施の形態が図10に表されており、番号138で表されている。これは、透明な導電性接触フィンガ140及び接触パッド142を含み、接触フィンガ140はレーザアパーチャ122の上にかぶさっている。頂面上に電気接点を形成した後、基板100の底面に金属を付着させてボトム電極144が形成される。

【0028】図11と図12、及び図13と図14と図15、並びに図16と図17と図18は、本発明の方法により形成されるレーザアレイを形成するための他のバック（実装）配列を表す。図11のレーザ装置及び図12に表されたこのような装置の配列において、各レーザ構造は酸化領域224によって画定されたアパーチャ222を含み、これらの酸化領域224は正三角形の頂点に位置する3つの円筒形キャビティ226の境界パターンを囲んでいる。2つのキャビティの中心と中心の間の

スペースは全て“S”である。先に述べたように、酸化プロセスのあいだ、アルミニウム含量の高い埋め込まれたAlGaAs層は、酸化領域224がオーバーラップして酸化されていないレーザアパーチャ222が形成されるまで、円筒形キャビティ226から外側に向かって放射方向に酸化される。図11に表されたバック配列を繰り返して、図12に表されたようなレーザアレイを形成することができる。2つの円筒形キャビティの中心と中心の間の間隔を“S”とすると、2つのレーザアパーチャの間の典型的な直線間隔（linear spacing、図12の配列が延出する方向の成分距離）は約“S/2”である。

【0029】図13のレーザ装置及び図14及び図15の配列において、円筒形キャビティ126からなる四角い境界パターンが表されている。酸化領域124はオーバーラップし、酸化されていないレーザアパーチャ122を形成する。図13に表されたバック配列を繰り返して図14及び図15に表されたようなレーザアレイを形成することができる。図14のようなバック配列を使用する場合、2つの隣接する円筒形キャビティの中心と中心の間の間隔を“S”とすると、2つのレーザアパーチャの間の典型的な直線間隔“L”はほぼ“S”である。図15のような配列を使用する場合、2つの隣接する円筒形キャビティの中心と中心の間の間隔を“S”とすると、2つのレーザアパーチャの間の典型的な直線間隔“L”はだいたい

$$\text{【数1】 } L = \sqrt{2} \times S$$

である。

【0030】図16のレーザ装置及び図17及び図18の配列では、円筒形キャビティからなる六角形の境界パターンが表されている。キャビティ326は他の多角形の頂点に配置されてもよいことは明らかである。先述の実施の形態のところでも述べたように、レーザアパーチャは酸化された領域324によって画定された酸化されていない領域322によって形成される。図16に表されたバック配列を繰り返して図17及び図18に表されたようなレーザアレイを形成してもよい。図17のような配列を使用する場合、2つの隣接する円筒形キャビティの中心と中心の間の間隔を“S”とすると、2つのレーザアパーチャの間の典型的な直線間隔“L”はほぼ“1.5S”である。図18のような配列を使用する場合、2つのレーザアパーチャの間の典型的な直線間隔“L”はだいたい

$$\text{【数2】 } L = \sqrt{3} \times 0.5S$$

である。

【0031】先に挙げた組成物、ドーパ剤、ドーピングレベル、及び寸法は例示的なものであって、これらのパラメータをいろいろ変えてもよい。更に、図に表した層

に他の層を加えてもよい。温度や時間等の実験条件を変えてもよい。最後に、GaAs及びGaAlAsの代わりにGaAlSb、InAlGaP、又は他の第III-V族合金等の他の半導体材料を使用してもよい。

【図面の簡単な説明】

【図1】VCSEL構造の中にレーザアパーチャを形成する従来技術を表す。

【図2】VCSEL構造の中にレーザアパーチャを形成する従来技術を表す。

【図3】本発明の好適な実施の形態を形成するのに使用される半導体構造の側断面図である。

【図4】本発明のもとで図1に表された半導体構造に付着されるマスクの一部の正面図である。

【図5】中にキャビティがエッチングされた図1の半導体構造の部分側断面図である。

【図6】上にある層が取り除かれた、酸化層の一部の簡略平面図である。

【図7】図6及び図9の中のライン7-7に沿って実質的に切り取った断面図である。

【図8】図6及び図9の中のライン8-8に沿って実質的に切り取った断面図である。

【図9】不透明な頂面接点を表す2つの隣接したVCSEL構造の平面図である。

【図10】透明な頂面接点を表す2つの隣接したVCSEL構造の平面図である。

【図11】キャビティのパターンを囲む三角形により画

定されたアパーチャを有するレーザ構造を表す。

【図12】図11に表された三角形の境界パターンによって画定されたアパーチャを有するレーザ構造を表す。

【図13】四角形に配置された4つのキャビティの境界パターンによって画定されたアパーチャを有するレーザ構造を表す。

【図14】図13に表された四角形境界パターンを繰り返して形成されるレーザアレイを表す。

【図15】図13に表された四角形境界パターンを繰り返して形成される他のレーザアレイを表す。

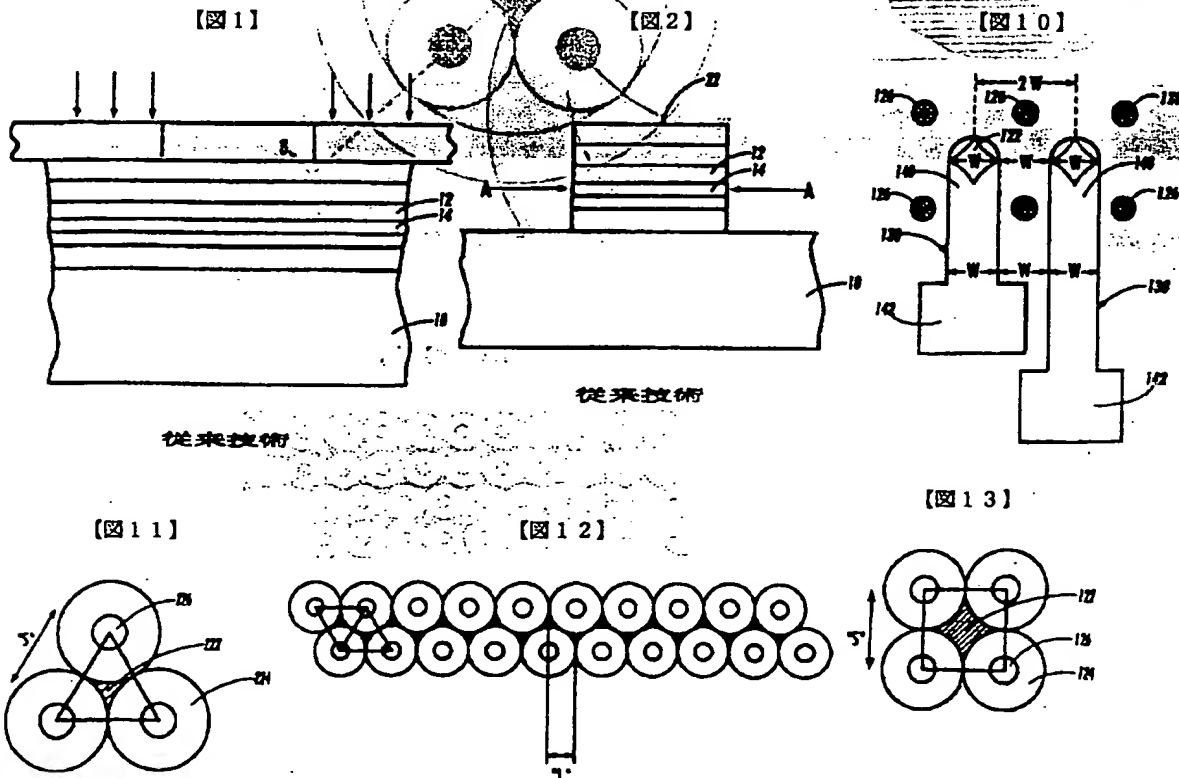
【図16】六角形に配置された6つのキャビティの境界パターンによって画定されたアパーチャを有するレーザ構造を表す。

【図17】図16に表された六角形境界パターンを繰り返して形成されるレーザアレイを表す。

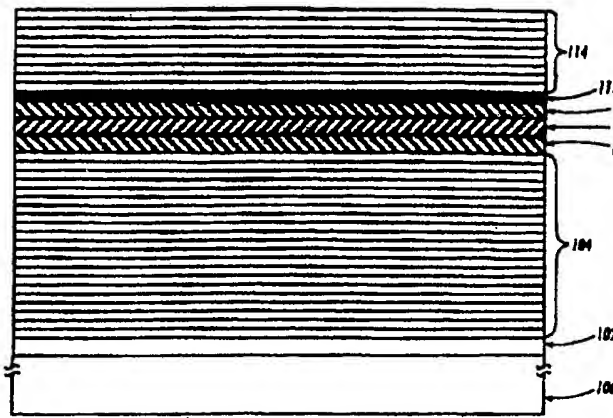
【図18】図16に表された六角形境界パターンを繰り返して形成されるもう1つのレーザアレイを表す。

【符号の説明】

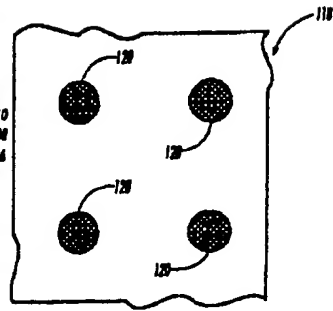
10、100	基板
12、108	活性層
104、114	リフレクタ
112	酸化層（電流制御層）
122、222、322	レイジングアパーチャ
126、226、326	円筒形キャビティ
132、144	金属接点（電極）



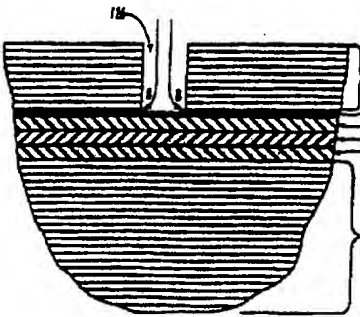
【図3】



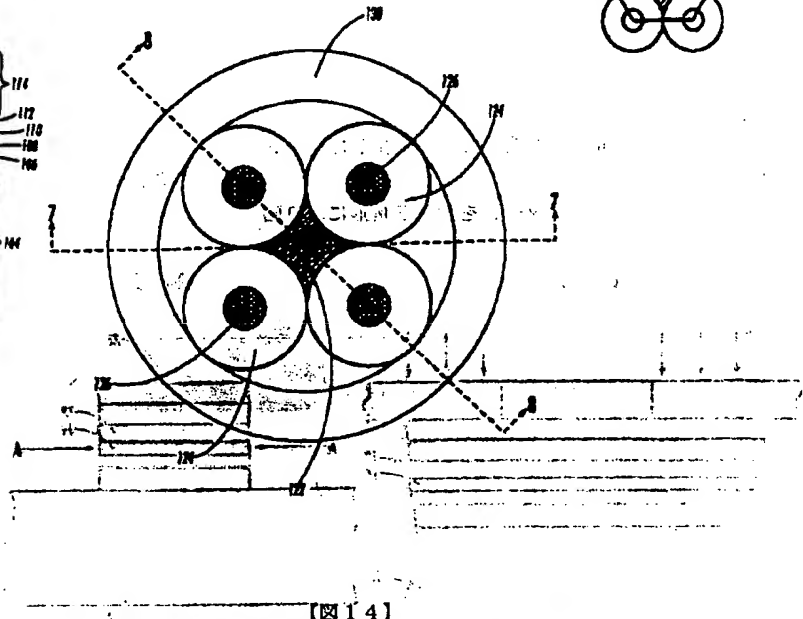
【図4】



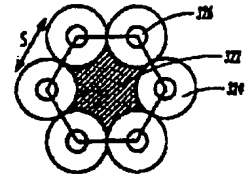
【図5】



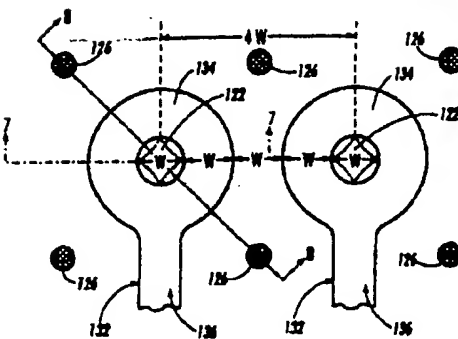
【図6】



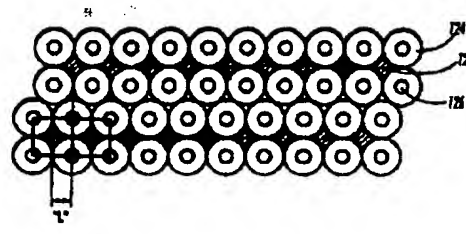
【図16】



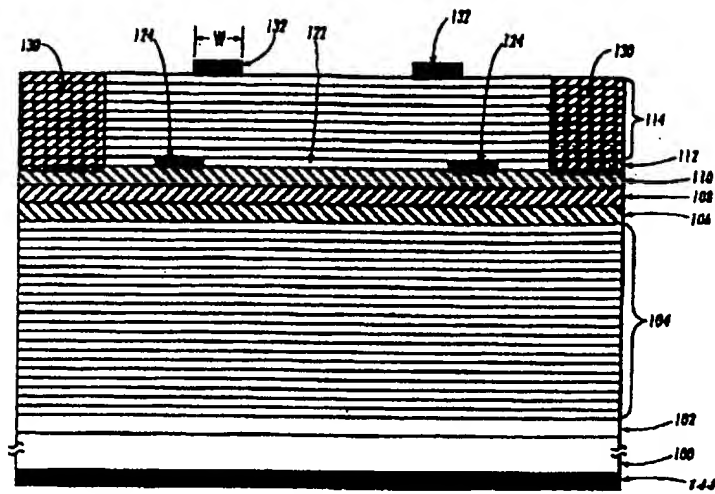
【図9】



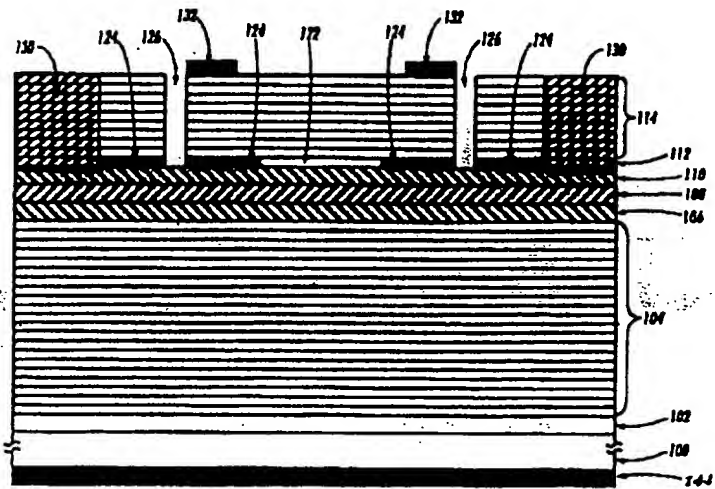
【図14】



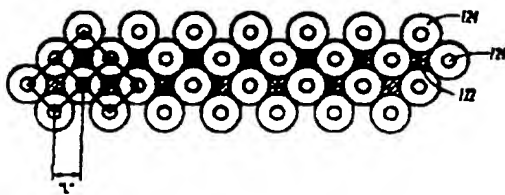
【図7】



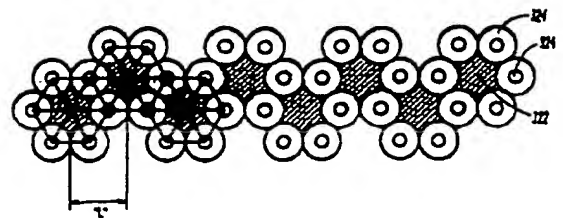
【図8】



【図15】



【図17】



【図18】

